

Thiết kế và thực thi nền tảng xử lý ảnh thời gian thực, giá rẻ trên TMS320DM8168

Cao-Son Dinh¹, Van-Xuan Tran và Minh-Trien Pham²

¹Viện Hệ thống Quang Điện tử, Viện Nghiên cứu và Phát triển Viettel

²Khoa Điện tử Viễn thông, Đại học Công nghệ - Đại học Quốc gia Hà Nội

Email: sondc1@viettel.com.vn, xuantdmi@gmail.com, trienpm@vnu.edu.vn

Abstract— Cùng với sự phát triển của công nghệ bán dẫn, mật độ tích hợp ngày càng cao. Các hãng sản xuất chip lớn đã cho ra đời các vi xử lý có khả năng tính toán dấu phẩy động, tốc độ tính toán lên đến hàng nghìn triệu lệnh trong một giây (>1000 MIPS) từ những năm 2010. Kể từ đó, người ta đã quan tâm nhiều hơn đến việc đưa các thuật toán tính toán phức tạp lên các vi xử lý nhỏ gọn, tiêu tốn ít năng lượng để tạo ra các nền tảng xử lý thông minh, hỗ trợ con người nhiều hơn trong các ứng dụng xử lý hình ảnh. Từ những kết quả tìm hiểu, phân tích sản phẩm của các hãng lớn trên thế giới. Nhóm tác giả đề xuất nội dung nghiên cứu chính của đề tài là nghiên cứu, thiết kế nền tảng phần cứng nhúng cho phép thực thi các ứng dụng xử lý ảnh, đáp ứng thời gian thực với mục đích thiết kế, chế tạo thành công một nền tảng xử lý tính toán mạnh mẽ, hỗ trợ thực thi các thuật toán xử lý ảnh phức tạp, tiêu tốn công suất thấp, nhỏ gọn thay cho nền tảng máy tính thông thường.

Keywords: Xử lý ảnh, hệ thống nhúng, DSP, SoC, SoM, ARM.

I. GIỚI THIỆU

Thiết bị xử lý ảnh thời gian thực được đề xuất nghiên cứu, chế tạo phục vụ việc xây dựng nền tảng phần cứng nhúng có tài nguyên và năng lực xử lý đủ mạnh để thực hiện một loạt các bài toán ứng dụng trong lĩnh vực thị giác máy tính; Ví dụ như tiền xử lý ảnh, lọc nhiễu, phân tích video hay chống rung hình ảnh.

Trong quá trình định nghĩa sản phẩm, tác giả đã tham khảo rất nhiều các cấu hình sản phẩm khác nhau của các hãng trên thế giới. Trong đó, nổi bật là thiết bị bắt bám mục tiêu tốc độ cao Video Tracker 8200 (1) của EOImaging (Mỹ), thiết bị xử lý ảnh trên nền tảng DSP IGEPv2 (2) của ISEE (Tây Ban Nha), KIT phát triển xử lý ảnh OZ745 (3) của Omnitek (Anh), KIT phát triển Z3-DM8169-VI-RPS (4) của Z3 Technology (Mỹ) [1-4].



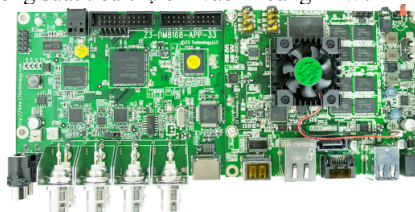
Hình 2: Thiết bị xử lý ảnh Video Tracker 8200 [1]

Trong số đó, ta có thể phân tích hai sản phẩm tiêu biểu là: Thiết bị xử lý ảnh bắt bám mục tiêu Video Tracker 8200 –

EOImaging (Mỹ). Thiết bị được thiết kế chuyên dụng cho mục đích bắt bám mục tiêu. Có khả năng bắt bám theo nhiều đặc trưng khác nhau như mức xám (intensity), đường bao (edge), so khớp tương đồng (correlation), vv... Do đó, phù hợp với nhiều bài toán bắt bám khác nhau, trong từng điều kiện môi trường, với từng đối tượng cụ thể.

Một đặc điểm vượt trội của sản phẩm này là có băng thông đầu vào lớn, có thể xử lý với tốc độ bit-rate đầu vào lên đến 3Gbps (tương ứng với độ phân giải 1080p, tốc độ 60 hình/giây), đồng thời có thể xử lý với cả đầu vào video dạng tương tự (PAL/NTSC) hoặc dạng số 3G-SDI.

Các thành phần xử lý chính của sản phẩm là chip DSP mã TMS320C6455 của Texas Instruments. Đồng thời để xử lý dữ liệu đầu vào tốc độ cao, một module FPGA (Spartan 6 XC6SLX100) được sử dụng để thực hiện đọc và tiền xử lý dữ liệu trước khi đưa vào xử lý tính trong DSP. Module FPGA này cũng làm nhiệm vụ điều khiển việc xuất dữ liệu ra những chuẩn tương tự, số, tương ứng với đầu vào. Trong khi xử lý với tốc độ rất cao thì kích thước của thiết bị chỉ bằng 114x127 (mm), và công suất tiêu thụ chỉ vào khoảng 12W.

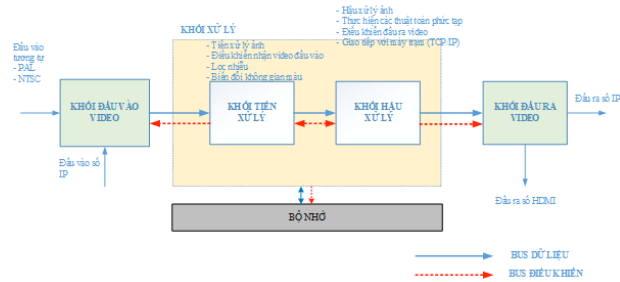


Hình 1: KIT phát triển xử lý ảnh và streaming video của Z3 Technology [4]

Với KIT phát triển xử lý ảnh và streaming video Z3-DM8169-VI-RPS (Mỹ). KIT phát triển Z3-DM8169-VI-RPS có kiến trúc gồm 2 chip xử lý chính là DSP DM8168 và FPGA Spartan 6. Sản phẩm hỗ trợ các đầu vào video: Component, HDMI, 3G-SDI, đầu ra HDMI, 3G-SDI. Khối xử lý gồm 1 lõi ARM cortex A8 tốc độ 1.2 GHz và 1 lõi DSP C674x tốc độ 1 GHz. Về tính năng, ngoài các tính năng xử lý ảnh mà thư viện TI hỗ trợ, KIT còn cho phép các tính năng mã hóa H.264 và MPEG-2. Xử lý với độ phân giải 1080p/i 60fps. Kích thước bo mạch là 218x90 (mm). Công suất hoạt động: 14W.

II. YÊU CẦU VÀ THIẾT KẾ CHI TIẾT PHẦN CỨNG HỆ THỐNG

Qua phân tích các sản phẩm tham khảo tiêu biểu, chúng tôi đã định nghĩa sản phẩm thiết bị xử lý ảnh trên nền tảng nhúng với tên gọi **Apollo17**. Sơ đồ khối kiến trúc xử lý của Apollo17 được đề xuất như sau:



Hình 3: Sơ đồ khối kiến trúc nền tảng Apollo17

Trong đó,

1. Đầu vào video: Nhận luồng video từ đầu vào tương tự chuẩn PAL/NTSC hoặc từ đầu vào số IP.
2. Khối xử lý: Khối xử lý thực thi nhiệm vụ xử lý tín hiệu hình ảnh thu nhận được từ đầu vào. Đảm bảo việc xử lý đáp ứng thời gian thực (thời gian xử lý phải nhỏ hơn 40ms ~ 25 hình/giây). Khối xử lý được chia thành 2 loại: Tiền xử lý và hậu xử lý.
 - Tiền xử lý: Thực hiện điều khiển việc đọc dữ liệu video đầu vào từ các ADC hoặc thông qua giao thức Ethernet. Thực hiện các thao tác tiền xử lý ảnh (lọc nhiễu, biến đổi không gian màu, ...)
 - Hậu xử lý: Thực hiện các thuật toán phức tạp; điều khiển đầu ra video và giao tiếp với máy trạm qua TCP/IP.
3. Bộ nhớ: Bộ nhớ sử dụng gồm 2 loại: bộ nhớ dùng để lưu trữ hệ điều hành và các tham số cấu hình hệ thống; bộ nhớ đệm dữ liệu phục vụ thực thi hệ điều hành và các tác vụ xử lý ảnh và điều khiển.
4. Đầu ra video: Tín hiệu video sau khi qua khối xử lý ảnh được nén và truyền ra ngoài qua IP hoặc hiển thị ra màn hình qua kết nối HDMI.

Yêu cầu chi tiết đối với từng khối chức năng của Apollo17, cụ thể như trong bảng 1:

Bảng 1: Yêu cầu thiết kế chi tiết phần cứng hệ thống

TT	Tên khối	Yêu cầu		Linh kiện tham khảo (Mã NSX/Hãng/Xuất xứ)
		S L	Thông số kỹ thuật	
a	Đầu vào video			
1	Đầu vào video SD	1	CVBS	TVP5150AM /TI/Mỹ
2	Đầu vào video HD (tương tự)	1	YPrPb	TVP7002 /TI/Mỹ
3	Đầu vào video HD (số)	1	IP	KSZ9031MNXIA /Microchip/Mỹ
b	Khối xử lý			

4	Chip xử lý	1	- DSP clock: > 600MHz - Hỗ trợ tính toán dấu phẩy động - Tốc độ tính toán: > 4000 MIPS. - ARM clock: > 800MHz - Đầu vào video: hỗ trợ 2 đầu vào song song - Đầu ra video: hỗ trợ các đầu ra tương tự, số với các độ phân giải khác nhau.	TMS320DM8168C CYG2/TI/Mỹ
c Bộ nhớ				
5	SPI Flash	1	64Mbit	W25Q64FVSSIG /Winbond/Đài Loan
6	DDR3	4	256Mbyte	MT41J256M8DA-093:K /Micron/Mỹ
7	NAND Flash	1	512Mbyte (4Gbit)	MT29F4G16ABAD AH4-IT:D/Micron/Mỹ
8	Bộ nhớ eMMC	1	≥ 4GB	TPD12S521DBTR/ TI/Mỹ
d Đầu ra video				
9	Đầu ra số IP	1	IP	KSZ9031MNXIA/Microchip/Mỹ
10	Đầu ra hiển thị HDMI	1	HDMI 1.3	TPD12S521DBTR/ TI/Mỹ
e Kênh kết nối ngoại vi				
11	Kết nối Ethernet	2	1Gbps, GMII	KSZ9031MNXIA/Microchip/Mỹ
12	RS232/RS422	3	2xRS232C 1xRS422	MAX3232CPWR/MAX3488EESA+T/TI/Mỹ
13	USB host OTG	1	Giao diện joystick/keyboard/mouse	
14	Led báo nguồn	1	LED 1 màu RED	
15	LED báo trạng	2	LED 1 màu BLUE	
16	Đầu ra hiển thị HDMI	1	HDMI 1.3	TPD12S521DBTR/ TI/Mỹ
f Khối nguồn				
17	Dải điện áp: 5.5-36V/3A. Pwr tree: 5V, 3.3V, 2.5V, 1.8V, 1.5V, 1.2V, 0.75V Công suất TB < 15W	1	Đảm bảo cấp nguồn cho bo mạch, các linh kiện đặc thù (chip, RAM) và ngoại vi kết nối vào.	TPS5450QDDARQ 1/TPS65253RHDR/TPS22918DBVR/TPS22810DBVR/TPS54620RGYR/TPS77018DBVR/TPS51200DRCR/TPS3808G09DBVRG4/TI/Mỹ

A. Khởi đầu vào video

Chúng ta biết rằng, tín hiệu video được chia thành 2 loại chính phân theo mục đích: video quảng bá, phục vụ truyền hình, giải trí (broadcast) và video đồ họa, phục vụ các ứng dụng hình ảnh trên PC, thiết bị chuyên dụng (graphics).

Có rất nhiều các định dạng video tương tự và số khác nhau cùng tồn tại song song hiện nay.

Việc thiết kế khối video input phải tuân theo một số nguyên tắc nhất định như phân tích dưới đây.

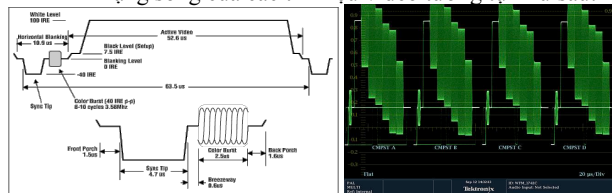
1. Đầu vào tương tự

- Tín hiệu video tương tự được chia thành 3 chuẩn giao tiếp cơ bản: Composite hay CVBS (1 dây); S-Video (2 dây) và Component (3 dây).



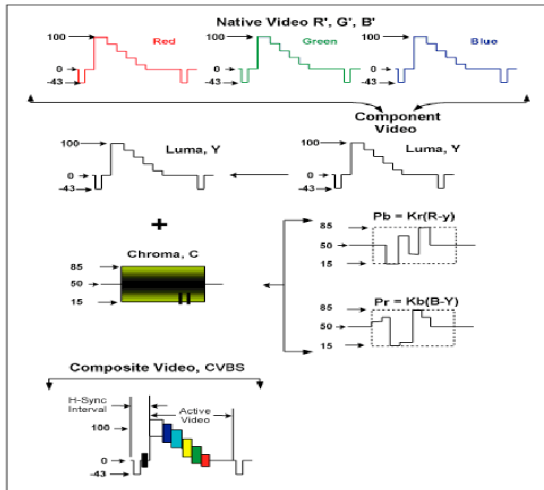
Hình 4: Các chuẩn video tương tự

- Dạng sóng của các tín hiệu video tương tự như sau:



Hình 5: Dạng sóng của tín hiệu video tương tự

Việc biến đổi để tín hiệu tương tự để cho ra các định dạng khác nhau được minh họa như hình sau:



Hình 6: Minh họa biến đổi tín hiệu video gốc sang composite video

- Việc thu nhận tín hiệu video tương tự được thực hiện bằng cách sử dụng các ADC chuyên dụng (như TVP5150AM của Texas Instruments; MAX9526 của Maxim Integrated hay ADV7403 của Analog Device).

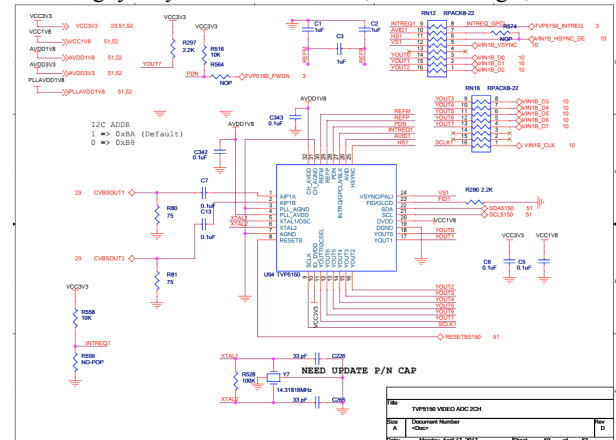
- Các ADC này sẽ thực hiện quá trình lấy mẫu, lượng tử và mã hóa tín hiệu để cho ra đầu ra số của tín hiệu tương tự.
- Ngoài ra, đối với tín hiệu video nói chung, cần chú ý đến việc hiển thị ra màn hình. Và một trong những tham số quan trọng là tần số quét tín hiệu (fv). Tần số fv càng lớn, bức ảnh hiển thị ra càng mịn.

Bảng 2: Mối liên hệ giữa độ phân giải ảnh, tần số quét màn hình và tần số pixel tối đa

Chuẩn	Kích thước (pixel)		Độ phân giải thực (pixel)		Tần số quét màn hình (Hz)	Tần số pixel tối đa (Hz)	Tần số pixel tối đa (MHz)
	W	H	W	H			
480p	720	480	858	525	25	5,630,625	5.6
					30	6,756,750	6.8
					60	13,513,500	13.5
					100	22,522,500	22.5
D1	720	576	864	625	25	6,750,000	6.8
					30	8,100,000	8.1
					60	16,200,000	16.2
					100	27,000,000	27.0
720p	1280	720	1650	750	25	15,468,750	15.5
					30	18,562,500	18.6
					60	37,125,000	37.1
					100	61,875,000	61.9
1080p	1920	1080	2200	1125	25	30,937,500	30.9
					30	37,125,000	37.1
					60	74,250,000	74.3
					100	123,750,000	123.8

Như vậy, bảng trên cho ta thấy, với mỗi chuẩn (độ phân giải) và tần số quét màn hình khác nhau thì cho ta tần số video tối đa khác nhau. Các IC đọc video đầu vào phổ biến thường hoạt động ở các tần số pixel tối đa phổ biến là: 13.5MHz, 27.0MHz, 75MHz và 125MHz.

Ta xét nguyên lý khối đầu thu tín hiệu video tương tự như sau:



Hình 7: Nguyên lý khối đọc đầu vào tương tự composite

Theo đó, tín hiệu video tương tự từ đầu vào CVBSOUT1&CVBSOUT2 sẽ được đưa vào chip ADC; Tại đây, thực hiện quá trình lấy mẫu. Dữ liệu đầu ra là dữ liệu đã được chuyển đổi kênh màu (mã hóa). Dữ liệu này được đẩy ra trên một bus song song 8/16/24 bit. Tùy thuộc vào cấu tạo của các chip ADC. Trong trường hợp này là 8 bit (YOUT0 đến YOUT7). IC này hoạt động với thạch anh ngoài tần số 14.31818MHz và bộ nhân tần (PLL) sẽ tạo ra tần số pixel 27MHz cung cấp cho quá trình đọc dữ liệu.

2. Đầu vào số

Đầu vào video số được bao gồm các chuẩn phổ biến sau:

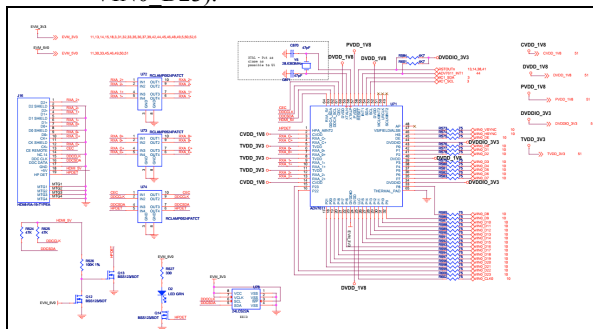
				
HDMI	SDI	USB 3.0	IP/GigE	Camera Link
-Độ dài cáp: 30m - Bitrate: >1000M b/s	-Độ dài cáp: 100m -Bitrate: 3000Mb/s	-Độ dài cáp: 10m -Bitrate: 2400Mb/s	-Độ dài cáp: 100m -Bitrate: 1000Mb/s	-Độ dài cáp: 15m -Bitrate: >2000 Mb/s

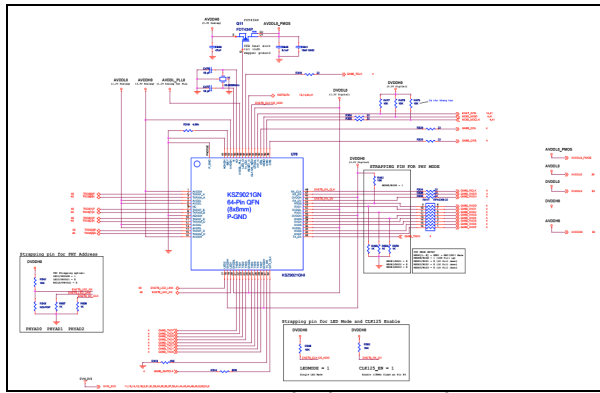
Hình 8: Các chuẩn video số

Bo mạch Apollo17 hỗ trợ các đầu vào: HDMI và IP.

- Đầu vào HDMI: Trong hình 9 là nguyên lý khối thu tín hiệu HDMI sử dụng chip của hãng Analog Devices (ADV7611).

Tín hiệu HDMI từ đầu vào jack 19 chân (J16) được đưa vào chip nhận (HDMI receiver), thực hiện quá trình lấy mẫu và biến đổi không gian màu. Dữ liệu đầu ra gồm 24bit YCrCb được chuyển sang khối nhận đầu vào video 0 trên DSP (VIN0_D0 đến VIN0_D23).



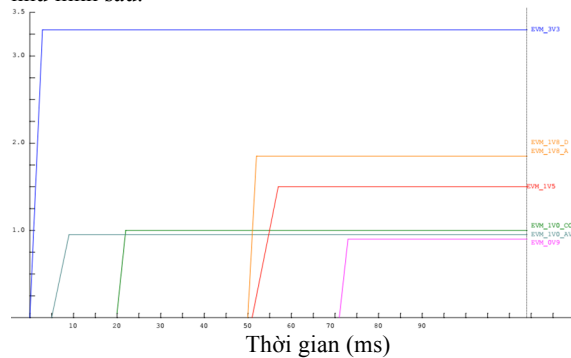


Hình 10: Nguyên lý kết nối IC giao tiếp Ethernet
Thiết kế khối đầu ra IP sử dụng 1 IC chuyên dụng giúp truyền tải tín hiệu mạng ở tầng vật lý.

D. Khởi cấp nguồn

Nguồn cấp với đầu vào dải rộng 5V ~ 36V@3A cung cấp nguồn tới các mạch nguồn thứ cấp 3V3, 1V8, 1V2, 1V0 cấp cho các chipset trên mạch.

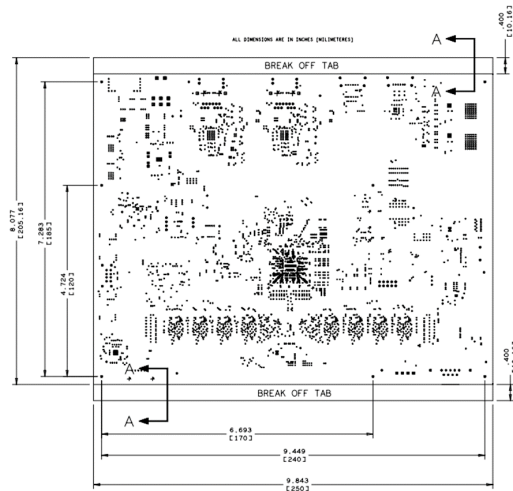
Thứ tự khởi động của các nguồn cấp dưới 3.3V phải tuân thủ như hình sau:



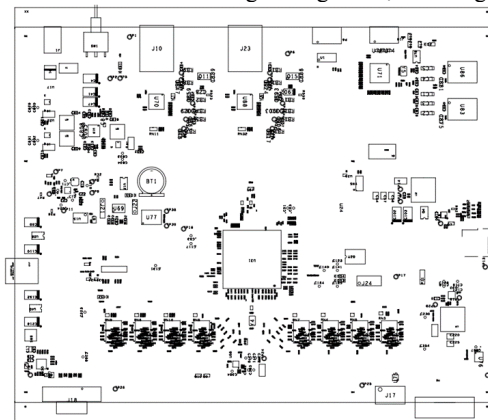
Hình 11: Thứ tự khởi động của các nguồn cấp cho DSP

E. Gia công chế tạo

Sản phẩm đã hoàn thiện phiên bản 1.0 và được gia công chế tạo thử nghiệm tại một nhà máy ở Hàn Quốc.



Hình 12: Bản vẽ gia công bo mạch thử nghiệm



III. ĐÁNH GIÁ HIỆU NĂNG VÀ CHI PHÍ HỆ THỐNG

Như vậy, sau khi hoàn thành chế tạo thử bo mạch mẫu. Chúng ta bắt tay vào quá trình bring-up bo mạch, thiết kế phần mềm và thử nghiệm thuật toán mẫu để đánh giá khả năng xử lý của thiết bị. Thuật toán được lựa chọn để đánh giá là thuật toán phát hiện mục tiêu chuyển động. Đây là một bài toán kinh điển trong xử lý ảnh và có nhiều ứng dụng trong thực tế, đặc biệt là các bài toán giám sát an ninh.

Trong bài báo này nhóm sử dụng thuật toán phổ biến trong việc phát hiện đối tượng chuyển động. Nội dung và lưu đồ xử lý thuật toán và cách thực thi hướng dẫn tại [6-10].

A. Triển khai thuật toán

Thuật toán phát hiện mục tiêu chuyển động (RGA) đã được viết trên ngôn ngữ C++ và triển khai trên nền tảng DSP của thiết bị Apollo17.

Kết quả đánh giá cụ thể như sau:

Bảng 3: Kết quả đánh giá thuật toán phát hiện chuyển động

STT	Chỉ tiêu, tính năng	Thông số	Đơn vị
1	Xác suất phát hiện đối tượng trong điều kiện thường	95.2	%
2	Xác suất phát hiện đối tượng trong điều kiện ánh sáng yếu < 15 lux	93.9	%
3	Xác suất phát hiện đối tượng với camera nhiệt	94.4	%
4	Kích thước đối tượng nhỏ nhất có thể phát hiện	7x9	Pixel
5	Xác suất phát hiện nhầm đối tượng	4.2	%
6	Số lượng đối tượng chuyển động có thể phát hiện đồng thời	30	Đối tượng
7	Độ nhạy thuật toán theo mức xám	20	Mức
8	Tốc độ xử lý	50÷100	Hình/giây

B. Một số hình ảnh thử nghiệm



Hình 15: Phát hiện trong điều kiện thiếu sáng



Hình 16: Phát hiện với ảnh nhiệt



Hình 17: Phát hiện đồng thời 30 mục tiêu

C. So sánh với sản phẩm tương đương

Hạng mục so sánh	Video Tracker 8200 (Mỹ)	Z3-DM8169-VI-RPS (Mỹ)	Apollo17 (VN)
Kích thước	114x127 mm	218x90 mm	205x250 mm
Công suất	12 W	14W	9W
Hiệu năng	1080p@60 fps	1080p@60 fps	1080p@60 fps VGA@100fps
Giá	Giá bán: 8.000\$	Giá bán: 6.500\$	Giá sản xuất thử nghiệm: 3.000\$

IV. KẾT LUẬN

Đề tài đã thực hiện thành công nhiệm vụ đặt ra với mục tiêu chính: Nghiên cứu, thiết kế thành công bo mạch phần cứng Apollo17 cho phép thực thi các thuật toán xử lý ảnh phức tạp thay cho máy tính có chức năng tương đương với các hệ thống nhúng trên thế giới với giá thành rẻ so với thị trường.

Hướng phát triển tiếp theo của đề tài này đó là:

- Tối ưu kích thước bo mạch xuống dưới 10x10 cm. Trang bị cho các máy tính nhúng phục vụ mục đích xử lý hình ảnh trong các ứng dụng Quân sự và Dân sự.

- Trang bị các đầu vào tốc độ cao (>100fps) phục vụ mục đích lắp đặt trên các máy bay không người lái UAV. Cho phép xử lý hình ảnh trong quá trình bay trình sát.

TÀI LIỆU THAM KHẢO

- [1] Video Tracker 8200: http://www.eoimaging.com/documents/8200_R1.pdf
- [2] IGEPv2: <https://www.isee.biz/products/igep-processor-boards/igepv2-dm3730>
- [3] OZ745: <https://www.avnet.com/shop/us/p/kits-and-tools/development-kits/avnet-engineering-services/aes-oz745-3074457345623375756/>
- [4] Z3-DM8169-VI-RPS: <http://z3technology.com/oem/Product/Z3-DM8169-VI-RPS/32.html>
- [5] TMS320DM8168/Technical Documents <http://www.ti.com/product/TMS320DM8168/technicaldocuments>
- [6] Phạm Văn Khiển, Phạm Trần Hương Giang, “Bảo cáo đánh giá thuật toán phát hiện đối tượng chuyển động”, Viettel R&D 2016.
- [7] Shehrzad Qureshi, “Embedded Image Processing on the TMS320C6000TM DSP”, Springer Science+Business Media, Inc. 2005.
- [8] Branislav Kisacanin, Shuvra S.Bhattacharyya, Sek Chai, “Embedded Computer Vision”, Springer 2009.
- [9] Christopher Hallinan, “Embedded Linux Primer”, Pearson Education, Inc. 2011.
- [10] Augusto Vega, Pradip Bose, Alper Buyuktosunoglu, “Rugged Embedded Systems: Computing in Harsh Environment”, Elsevier 2017.