

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-92020

(P2019-92020A)

(43) 公開日 令和1年6月13日(2019.6.13)

(51) Int.Cl.	F I	テーマコード (参考)
HO 4 L 12/713 (2013.01)	HO 4 L 12/713	5 K O 3 O
HO 4 L 12/70 (2013.01)	HO 4 L 12/70 D	

審査請求 未請求 請求項の数 4 O L 外国語出願 (全 13 頁)

(21) 出願番号	特願2017-218953 (P2017-218953)	(71) 出願人	506301140 公立大学法人会津大学 福島県会津若松市一箕町大字鶴賀字上居合 90番地
(22) 出願日	平成29年11月14日(2017.11.14)	(71) 出願人	512256432 株式会社会津ラボ 福島県会津若松市インター西53番地
		(74) 代理人	100094525 弁理士 土井 健二
		(74) 代理人	100094514 弁理士 林 恒徳
		(72) 発明者	ベン アブダラ アブデラゼク 福島県会津若松市一箕町大字鶴賀字上居合 90番地 公立大学法人会津大学内

最終頁に続く

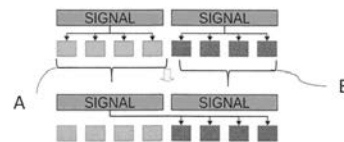
(54) 【発明の名称】 3DネットワークオンチップのためのT S V誤り耐容ルータ装置

(57) 【要約】

【課題】 3DネットワークオンチップのためのT S V誤り耐容ルータ装置が開示される。

【解決手段】 複数のレイヤのそれぞれに配置される複数のルータを有し、レイヤ間のルータがスルーシリコンピアにより接続される3DネットワークオンチップのためのT S V誤り耐容ルータ装置において、前記スルーシリコンピアの各々は、一つの対応するルータに属し、前記対応するルータを中心に複数のクラスタを有し、前記対応するルータに属する複数のクラスタの一つが欠陥であるとき、前記対応するルータに隣接するルータが選択され、前記選択されたルータの一つのクラスタが、前記欠陥クラスタの代わりに置き換えられ、前記レイヤ間の接続を維持する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

複数のレイヤのそれぞれに配置される複数のルータを有し、レイヤ間のルータがスルーシリコンビアにより接続される 3D ネットワークオンチップのための TSV 誤り耐容ルータ装置において、

前記スルーシリコンビアの各々は、一つの対応するルータに属し、前記対応するルータを中心に複数のクラスタを有し、

前記対応するルータに属する複数のクラスタの一つが欠陥であるとき、前記対応するルータに隣接するルータが選択され、前記選択されたルータの一つのクラスタが、前記欠陥クラスタの代わりに置き換えられ、前記レイヤ間の接続を維持する、

10

ことを特徴とする 3D ネットワークオンチップのための TSV 誤り耐容ルータ装置。

【請求項 2】

請求項 1 において、

前記複数のルータには、それぞれ重みが設定され、前記隣接するルータの選択が、前記複数のルータに割り当てられた重みに応じて実行される、

ことを特徴とする 3D ネットワークオンチップのための TSV 誤り耐容ルータ装置。

【請求項 3】

請求項 2 において、

前記選択される隣接するルータは、クラスタが欠陥であるルータの重みより大きい重みを有する、

20

ことを特徴とする 3D ネットワークオンチップのための TSV 誤り耐容ルータ装置。

【請求項 4】

請求項 2 において、

前記複数のルータに設定される重みは、一のレイヤの中心におけるルータが、最大の重みを有し、重みが減少し、前記レイヤの端で最小となる、

ことを特徴とする 3D ネットワークオンチップのための TSV 誤り耐容ルータ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、3D ネットワークオンチップのための TSV 誤り耐容ルータ装置に関する。

30

【背景技術】

【0002】

スルーシリコンビア (Through Silicon Via, 以降、TSV) は、3D ネットワークオンチップ (3D-NoCs) 並びに 3D - 集積回路 (以降、3D-ICs) においてレイヤ間ワイヤとして機能する。ビアを形成し、ウェハを薄くし、熱圧縮を実行することにより TSV が確立され、二つのウェハが TSV を通して接続される。TSV は、通常、規則的にグループ、即ちクラスタに形成され、あるいは、不規則的にランダム位置に形成される。

【0003】

TSV は、3D-NoCs に対する多くの優位性を与えるが、その主要な欠点の一つが信頼性である。TSV を有する 3D-NoCs の生産性が、製造工程における不完全性による重大な要素として考えられている。

40

【0004】

TSV の欠陥率は、0.63% と報告されている (非特許文献 1)。さらに、3D-NoCs は、製造物質間の熱膨張係数の差に基づくストレスの影響を受ける。2つのレイヤ間の温度変化は 10 に達し、時間依存誘電破壊 (Time Dependent Dielectric Breakdown) と熱サイクル (Thermal Cycling) に悪影響を与えることが報告されている。電界移動がまた主要な関心であるというも忘れてはならない。

【0005】

結果として、3D-NoCs における TSV は、製造段階のみでなく動作時間中において、より欠陥になり易い。したがって、製造中及び製造後における 3D-NoCs における欠陥耐容の必

50

要性は、避けられないことである。

【 0 0 0 6 】

TSVの欠陥は、3つのタイプに分類でき、オープン（空）、ブリッジと縮退故障である。オープン欠陥は、TSVが破壊され、その両端が電氣的に非接続の時に生じる。ブリッジ欠陥は、2又はそれ以上のTSVが接続したときに現れる。結果として、これらのTSVは、異なる値を伝達できない。縮退故障は、TSVをグランド、または、出力が常時‘1’又は‘0’になるVddに短絡する。もしTSVが、部分的に欠陥であると、極端な遅延が生じ、時間要件を満たさなくなる。

【 0 0 0 7 】

これまでの研究は、異なるアプローチでTSVの高い欠陥率を扱っている：信頼性のための製造工程の改良（非特許文献2）；設計段階での可能性ある欠陥のアカウントイング（非特許文献3）；サポート回路（非特許文献4，5）；冗長（非特許文献5）または誤り符号コード（非特許文献6）を用いて欠陥TSVsの修正；及び代替のチャネルを用いて欠陥TSVチャネルの回避（例えば、3D-NoCsにおける欠陥耐容ルートの使用（非特許文献7））

10

【 0 0 0 8 】

図1は、冗長を用いる従来の方法を示す図である。N個の欠陥TSVを扱うために、少なくともN個の冗長TSVを必要とする。図1において、(a)は、一つの欠陥TSV；Dの場合であり、(b)は、二つの欠陥TSV；2Dの場合、更に(c)は、四つの欠陥TSV；4Dの場合である。検出される欠陥TSVと同じ数の冗長TSVが必要である。

20

【 先行技術文献 】

【 特許文献 】

【 0 0 0 9 】

【 特許文献 1 】 特開 2 0 1 4 - 1 7 9 4 3 3 号 公 報

【 特許文献 2 】 特開 2 0 1 6 - 0 8 2 0 1 8 号 公 報

【 特許文献 3 】 国際公開第 2 0 1 2 / 1 4 0 8 1 0 号

【 特許文献 4 】 国際公開第 2 0 1 3 / 0 3 7 0 4 8 号

【 特許文献 5 】 米国特許第 8 3 8 4 4 1 7 号 明 細 書

【 非特許文献 】

【 0 0 1 0 】

【 非特許文献 1 】 U. Kang et al., "8Gb 3D DDR3 DRAM using through-silicon-via technology", in IEEE International Solid-State Circuits Conference, 2009, pp. 130-131.

30

【 非特許文献 2 】 J.U. Knickerbocker et al., "Three-dimensional silicon integration", IBM Journal of Research and Development, vol.52, no.6, pp.553-569, 2008.

【 非特許文献 3 】 T. Zhang et al., "Temperature-aware routing in 3D ICs," in Asia and South Pacific Conf. on Design Automation, Jan 2006, pp.309-314.

【 非特許文献 4 】 M. Cho et al., "Design method and test structure to characterize and repair TSV defect induced signal degradation in 3D system", in Proc. Int. Conf. on Computer-Aided Design, 2010, pp.694-697.

40

【 非特許文献 5 】 Y. Zhao et al., "Online Fault Tolerance Technique for TSV-Based 3-D-IC," IEEE Trans. Very Large Scale Integr.(VLSI) Syst, vol.23, no. 8, pp. 1567-1571, 2015.

【 非特許文献 6 】 D. Bertozzi, L. Benini, and G. De Micheli, "Error control schemes for on-chip communication links: the energy-reliability tradeoff," Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on, vol. 24, pp. 818-831, June 2005

【 非特許文献 7 】 A. Ben Ahmed, A. Ben Abdallah. "Graceful Deadlock-Free Fault-Tolerant Routing Algorithm for 3D Network-on-Chip Architectures". Journal of Parallel and Distributed Computing 74/4 (2014), pp. 2229-2240

50

【非特許文献 8】I. Loi et al., "A low-overhead fault tolerance scheme for TSV-based 3D network on chip links", in Proc.2008 IEEE/ACM Int. Conf. on Computer-Aided Design, 2008, pp.598-602.

【非特許文献 9】L. Jiang, Q. Xu, and B. Eklow, "On effective through-silicon via repair for 3-D-stacked ICs," IEEE Trans. Comput.-Aided Design Integr. Circuits Syst, vol. 32, no. 4, pp. 559-571, 2013.

【非特許文献 10】Y. Zhao et al., "Cost-effective TSV grouping for yield improvement of 3D-ICs," in Asian Test Symp. IEEE, 2011, pp. 201-206.

【非特許文献 11】F. Ye and K. Chakrabarty, "TSV open defects in 3D integrated circuits: Characterization, test, and optimal spare allocation," in Proc. 49th Annual Design Automation Conf. ACM, 2012, pp. 1024-1030. 10

【非特許文献 12】Y. J. Hwang et al., "3D Network-on-Chip system communication using minimum number of TSVs," in 2011 Int. Conf. on ICT Convergence. IEEE, 2011, pp. 517-522.

【非特許文献 13】A. Kologeski et al., "Combining fault tolerance and serialization effort to improve yield in 3d networks-on-chip," in 2013 IEEE 20th Int. Conf. on Electronics, Circuits, and Systems, Dec 2013, pp. 125-128.

【非特許文献 14】Z. Qian and C. Y. Tsui, "A thermal-aware application specific routing algorithm for Network-on-Chip design", in 16th Asia and South Pacific Design Automation Conf., Jan 2011, pp.449-454. 20

【非特許文献 15】M. Palesi et al., "Application-specific routing algorithms for networks on chip", IEEE Trans. Parallel Distrib. Syst., vol.20, no. 3, pp.316-330, Mar 2009.

【非特許文献 16】Y. Ghidini et al., "Lasio 3D NoC vertical links serialization: Evaluation of latency and buffer occupancy," in 26th Symp. On Integrated Circuits and Systems Design, Sep 2013, pp.1-6.

【発明の概要】

【発明が解決しようとする課題】

【0011】

上記の従来研究はTSVベースのシステムの信頼性を印象的に拡大してきたが、欠陥配分における問題が未だ存在する。第一の行われた研究の多くはランダム配分に言及している(非特許文献 8)。そして、クラスタ欠陥の配分(非特許文献 9)は、最近、最も現実的なものとして考えられている。 30

【0012】

クラスタTSVの欠陥を扱うために、多くの研究は最適なグルーピング構成(非特許文献 10)を選択して異なる位置にTSVを配置する(非特許文献 11)あるいは冗長修正率を拡大する(非特許文献 9)ことを目指している。

【0013】

これらの方法はシステムの信頼性を向上することが可能であるが、大きな冗長及び複雑な調整を加えることは結果として、エリアコスト、ワイヤ遅延及び消費電力に対するペナルティとなる。図 1 に示したように、クラスタ欠陥が生じると、グループ(4TSVs)のすべてのTSVが、欠陥となる。したがって、欠陥耐容システムが、接続を確保するために二倍の数のTSVが必要である。さらに、欠陥TSVの数が割り振られた冗長TSVの数を超えると、縦接続は破壊されることになる。 40

【0014】

したがって、より良い管理解決が、特に3D-NoCsに対してこの問題の処理を助けるとみられ、TSVsの少ない使用率が報告されている(非特許文献 12, 13)。

【0015】

よって、本発明の目的は、スマート管理で層間接続が維持され、大きな冗長のTSVsの追加を回避する3Dネットワークオンチップに対するTSV誤り耐容ルータ装置を提供する 50

ことにある。

【課題を解決するための手段】

【0016】

本発明の一側面は、複数のレイヤのそれぞれに配置される複数のルータを有し、レイヤ間のルータがスルーシリコンビアにより接続される3DネットワークオンチップのためのTSV誤り耐容ルータ装置であって、前記スルーシリコンビアの各々は、一つの対応するルータに属し、前記対応するルータを中心に複数のクラスタを有し、前記対応するルータに属する複数のクラスタの一つが欠陥であるとき、前記対応するルータに隣接するルータが選択され、前記選択されたルータの一つのクラスタが、前記欠陥クラスタの代わりに置き換えられ、前記レイヤ間の接続を維持することを特徴とする。

10

【0017】

前記本発明の一側面に従う3DネットワークオンチップのためのTSV誤り耐容ルータ装置の一例は、前記複数のルータにそれぞれ重みが設定され、前記隣接するルータの選択が、前記複数のルータに割り当てられた重みに応じて実行されることを特徴とする。

【0018】

前記本発明の一側面に従う3DネットワークオンチップのためのTSV誤り耐容ルータ装置の更に一例は、前記選択される隣接するルータが、クラスタが欠陥であるルータの重みより大きい重みを有することを特徴とする。

【0019】

前記本発明の一側面に従う3DネットワークオンチップのためのTSV誤り耐容ルータ装置の更なる一例は、前記複数のルータに設定される重みが、一のレイヤの中心におけるルータが最大の重みを有し、重みが減少し、前記レイヤの端で最小となることを特徴とする。

20

【図面の簡単な説明】

【0020】

【図1】冗長を用いる従来の方法を示す図である。

【図2】本発明に従う3Dネットワークオンチップ用の誤り耐容ルータ装置の原理を説明する図である。

【図3】ルータの相間接続を示す図である。

【図4】本発明に従うTSV利用の3×3×3の3D-NoC装置の単純化レイアウトを示す図である。

30

【図5】3Dルータのラッパー(wrapper)を示す図である。

【図6】二層間の接続を示す図である。

【図7】本発明に従う共用メカニズムのための提案のアルゴリズムを示すフロー図である。

【図8】クラスタTSV誤り耐容技術のフローチャート図である。

【発明を実施するための形態】

【0021】

本発明の実施例を図面に従い以下に説明する。実施例は、発明のより良い理解のためのものであり、したがって、発明の適用は実施例に制限されるものでない。発明の範囲は、請求の範囲に記載のものと、それに均等なものにも及ぶ。

40

【0022】

図2は、本発明に従う3Dネットワークオンチップ用の誤り耐容ルータ装置の原理を説明する図である。グループAの全てのTSVが欠陥であるとき、装置は、データは、隣接のグループBにより処理される。スマート管理により、装置は、双方の接続を維持し、冗長のTSVの大量の追加を回避することができる。

【0023】

TSVの欠陥は、欠陥検出(Fault Detection)、診断(Diagnosis)及び回復アルゴリズム等により検知される。

【0024】

50

3D-NoCsにおけるTSVクラスタの欠陥を扱うために、本発明による解決は、隣接ルータ間でTSVを共用することである。したがって、TSVクラスタが誤ると、そのルータは隣接の一つから正常なクラスタを借りて、接続を維持することができる。

【0025】

図3は、ルータR1-R3とルータR1-R3に隣接するルータR2-R4のレイヤ間相互接続を示し、本発明に従うTSVクラスタ耐容を示す図である。

【0026】

図3(b)に示すように、ルータR1-R3の接続の一つのクラスタDCが欠陥であると、接続維持のためにルータR2-R4の接続から一つの健全なクラスタHCを借りて、接続を維持する。図3(c)に示すように、もし借りる健全なクラスタがなければ、欠陥クラスタDCシリアル化モードに変えることができる(例えば、二つのみの正常なクラスタがあると、ルータR1-R3の接続は、1:2シリアルを用いる。)

10

【0027】

ここで、本発明のより容易な理解のためにTSVを使用するレイヤ0,1,2の三層の3D-NoCの簡単なレイアウト例を考える。図4は、本発明に従うTSV利用の $3 \times 3 \times 3$ の3D-NoCの単純化レイアウトを示す。図4において、40はルータ、41はTSVランディングパッド、42はTSVクラスタであり、43は、TSV共用エリアを示す。ルータ40は、 $3 \times 3 \times 3$ に配置されているので、それぞれ(x,y,z)の座標が割り当てられる。

【0028】

それぞれの縦接続に対し、一つのルータは、TSVの組が必要である。すべてのTSVと一緒にグループ化する代わりに、それらは4つのグループに分けられる。その結果、ルータ40は、4つのTSVクラスタ41を、前記ルータ40を中心にして有し、更に最大4つの隣接のルータに属するTSVクラスタを有する。ルータの一つのTSVクラスタが欠陥であると、当該ルータは、TSVクラスタを冗長に持つ必要がなく、代替として前記4つの隣接するルータに属するクラスタの一つを選択することが可能である。

20

【0029】

時間制約を満たすために、ルータは隣接のクラスタのうち、最も近いTSVクラスタを選択する。接続を確立するために必要な長いワイヤ避けるため、更なるTSVクラスタを考慮することは考えられない。それぞれのルータに対してTSVを4つのクラスタに構成することにより、3D-NoCsの大きさが維持され、長いワイヤ遅延が回避される。

30

【0030】

隣接のルータからTSVクラスタを借りるため、ルータは、支持モジュールが必要である。図5は、3Dルータのラッパー(wrapper)を示す図である。図5の3Dルータは、座標(1,1,1)に位置し、本発明に従う提案のアルゴリズムを管理する調整器である追加の共用回路(S-UP及びS-Down)50,51を備える。

【0031】

二つの縦上方向及び縦下方向の接続のため、二つの同一の共用モジュール(S-UP及びS-Down)50,51が供えられ、それぞれの接続は、トライステートゲート(tristate gate)を用いる制御回路54,55の入力及び出力ポートに対して二つの制御レジスタCR52U,52D(CR53U,53D)を有する。前記制御レジスタCR52U,52D(CR53U,53D)は、ルータのTSVアクセスを許容するCR値を格納する。前記CR値は、制御回路54,55により読まれる。

40

【0032】

先に図4に示したように、ルータR(1,1,1)は、四つの隣接ルータR(1,1,0),R(1,1,2),R(1,0,1)及びR(1,2,1)との間で、TSVクラスタを共用する。

【0033】

図6は、二つのレイヤ間の接続を示す図である。図6において、“w”は、フリッツ(fliit)幅を意味する。このTSVクラスタの入力は、レイヤ2上でR(2,1,0)とR(2,1,1)の間で共用され、TSVクラスタの出力は、レイヤ1上でR(1,1,1)とR(1,1,0)の間で共用される。

50

【0034】

このTSVクラスタが欠陥であるか、借りられている場合、データは、四つの隣接クラスタ60のうちの一つを用いて送られる。制御レジスタCR52U, 52D(53U, 53D)にセットされている6ビットCR値に基づき、制御回路54の入出力ポートが、(1)オリジナルのTSVクラスタから(第1ビット)、または(2)隣接する四つのクラスタの一つから(第2ビット)データを選択でき、あるいは(3)データは非接続とされる(代替のクラスタは、残りの4ビットの一つで示される)。

【0035】

図6に示されるように、R(2,1,1)からの出力データは、最下位ビットが“1”であると、当該TSVクラスタに送られる。最下位ビットを“0”にして、オリジナルのTSVクラスタをR(2,1,1)から非接続とする。

10

【0036】

第2ビットが“1”にセットされると、隣接のルータR(2,1,0)が当該クラスタにアクセスする。オリジナルのTSVが欠陥であるとき、あるいは置き換えられているときは、当該ルータは隣接のルータの一つに代わり、CRの最終4ビット目に基づいて接続を維持する。受信側ルータR(1,1,1)では、同様のCRが接続を維持するために使用される。このCRの値は、送信側ルータのCRと同一である。

【0037】

CRは接続を管理するのみであるから、その値はTSVクラスタの使用における衝突の可能性を避け、最適のパフォーマンスを得るべく、注意してセットされなければならない。

20

【0038】

この目的のため、適応共用アルゴリズムが必要である。

【0039】

上記において、ルータがどのように隣接のTSVクラスタを使用してレイヤ上の接続と動作を維持できるかを説明した。CR値は、TSV欠陥を扱うために構成されることが必要である。この目的のための単純な方法は、オンラインを実行し、構成をTSVグループにヒューズすることである(非特許文献9)。

【0040】

しかし、接続を固定することは、二つの欠点がある。第一に、新規に欠陥であるTSVの回復は、システムを停止し、マッピングを再実施することが必要である。第二に、それぞれのアプリケーションが縦方向接続において異なる配分となり、オンラインマッピングでは最適化されないタスクの実行に依存する変化を有する。

30

【0041】

したがって、システムがすぐに新規の欠陥TSVクラスタに反応でき、3D-NoCシステムの接続性を考慮できるように、マッピングオンラインを実行することを目指す。こうして、システムに実施できる共用TSVのためのオンラインアルゴリズムが提供される。

【0042】

図7は、本発明に従う共用メカニズムのための提案のアルゴリズムを示すフロー図である。それぞれのルータは、縦接続のそれぞれに対して一つの重みが割り当てられる。この重みは共用/借用の際の優先度を決定する。重みは、設計時に割り当て、あるいは決定されたモジュールにより更新することができる。

40

【0043】

ルータの重みを変更して異なるマッピングを生成できる。初期段階で、ネットワークにおける全てのルータは、それぞれの重みとTSVクラスタの状態を隣接のルータと交換する(ステップS1,YesからS3まで)。次のステップで、アルゴリズムは、マッピングプロセスを実行する。TSVクラスタが欠陥であると(ステップS4,Yes)、対応するルータは以下の条件に依存して隣接するルータから可能な候補を見つける(ステップS5)。

【0044】

- ・候補の重みは、現在のルータより小さくならない。
- ・候補のTSVクラスタは、健全で、借りられていないものでなければならない。

50

・最終の候補の重みは、全ての可能な候補の中で最小であること。

【0045】

アルゴリズムの最終で、ルータは、借りる可能な候補を見出す（ステップS6）。もし、候補が見つからなければ、ルータの縦接続は不能とされる（ステップS7, S8）。候補がある場合、ルータは、借りるルータに要求を送り、そのTSVクラスタを欠陥のTSVクラスタに置き換え使用する。借りたTSVクラスタを有するルータは、隣接の一つの置き換えを探す（ステップS9）。重み付けシステムを用いて、不能のTSVクラスタは、より小さな重みのルータに注目する。

【0046】

ここで、共用アルゴリズムにおける最も重要なパラメータの一つは、ルータの重み値である。重みは、アルゴリズムがどのルータが借りるに適しているかの決定を助ける。小さな重みを持つルータは共用のチェーンが確立したあと不能になる。重みが、共用プロセスにおけるルータの優先度を定めるため、重みは、最大のシステムパフォーマンスを得るために最適化される必要がある。そうするために、最良の解決は、縦接続の優先度が通信トラフィックに依存する場合の統計に基づく解決を用いることである（非特許文献14、15）。

10

【0047】

換言すると、より多くのデータ通信を有する縦接続に、より高い重みが割り当てられる。そうでなければ小さな重みが割り当てられる。単純な方法は、本発明の例として、レイヤの中央にあるルータが最大の重みを有する。ルータの重みは減少し、レイヤの端部で最小となる。式1は、この使用される重み値の割り当てを示す。

20

$$\text{Weight}_{\text{router}}(x, y) = \min(x, \text{cols} - x) + \min(y, \text{rows} - y) + 1$$

【0048】

TSVが借りられると、借りるルータにより管理される。しかし、借りるルータが、不能のレイヤであると、借りられたクラスタを解放し、元のルータに戻さなければならない。結果として、借りられたTSVクラスタが、借りるチェーンを形成すると、元に戻すチェーンが生成される。

【0049】

ルータの接続の重みは、他の接続中のルータの縦接続の優先度を緩和するように設計される。以下の3つの理由が提示される。

30

【0050】

(1) 調整の容易；二つのルータ間に、調整メカニズムの必要がある。他の装置/システムと異なり、ネットワーク内のルータは、マスター/スレーブの状態の認識なしに、並列に動作する。TSVクラスタへのアクセス性をルータに解釈させるために、重みをもつことは、ルータが借りる能力を知ることを助ける。

【0051】

一方、重みを持たないと、ルータは、ハンドシェイク機能を必要とし、複雑なアーキテクチャとコストの掛かる動作時間を要求する。重みのおかげで、ルータは、自身の重みと他の重みを比較でき、借りられるか否かを決定する。これらの重みはルータ間で、絶対的に衝突がないことを確実にする。借りる要求は、プロトコル発行要求の保証のため、受信側ルータではチェックされない。結果として、借りる状態は、重みが更新されるまで変更されない。そして、多重スレッド及び配分システム/プログラムにおいて、最も有名なバグである競合状態（永久の貸し借りのケース）はない。

40

【0052】

(2) 不能のルータを同じ領域にシフト；重みを使用して、より大きい重みを持つルータは、活性クラスタを持ち易い。一方、不能のクラスタはより低い重みのルータにシフトされる。重みシステムなしでは、共用/借りる処理が不能ルータの焦点を生成することができない。

【0053】

(3) 異なる構成に適応する；アプリケーションに依存して、設計者は、異なる構成を

50

使用することができる。結果として、同じアーキテクチャ及びアルゴリズムを修正なしに、重みを調整するだけで、複数のアプリケーションに適用できる。さらに、オンライン適用システムに対して適用が開かれている。構成を最適にするためにアルゴリズムにおける調整が必要である。

【 0 0 5 4 】

共用メカニズムを適用した後、不能のTSVクラスタは小さい重みのルータを有する領域にシフトされる。しかし、不能のルータがより大きい重みの隣接ルータから借りて完全な接続を得る場合がある。借りるプロセスは禁止される（小さい重みのルータは大きい重みのルータから借りる）ので、重みはルータが不能した後に調整される。ルータの重みが小さくされた後、小さい重みのルータは、新規のクラスタを借りて縦の接続を得ることができる。

10

【 0 0 5 5 】

冗長の追加なしで、欠陥クラスタの改善をするため借りるTSVクラスタが、いくつかのクラスタを四つのアクセス可能なクラスタより小さくする。結果として、これらのルータの通信が不能とされる。この問題に対処するため、本来の解決は誤り欠陥ルートアルゴリズムを使用して隣接ルータにパケットを迂回する。上記に述べたように、この解決は、ネットワークにおける非最小のルートと競合となる。したがって、本発明者等は、欠陥耐性ルーティングアルゴリズムを使用することなしに、これらのルータが接続を維持するために仮想TSVを提案する。仮想TSVが実行不能の場合、連続（Serialization）技術が実行され、縦接続によりただ一つあるいは二つのTSVクラスタを確立する。

20

【 0 0 5 6 】

ルータが、四つのTSVクラスタにアクセスが許されない時、不能となる。しかし、縦通信を維持するために十分な、近くのTSVの数が4以上であると、接続を確立するために使用される。四つのTSVクラスタを要求する可能な接続は、隣接ルータに属するクラスタを必要とする。これらのルータは、クラスタを使用しないと、不能のルータが、それらを短時間借りて通信を確立する。

【 0 0 5 7 】

大きい優先度のルータが長い通信時間、TSVを占有する場合があるので、小さい重みのルータが接続を確立するためのTSVへのアクセスが不能である。さらに、大きい欠陥率で、小さな重みのルータが仮想TSVに対する適切な候補を見つけられない。これらの問題を解決するために、本発明者等は、連続技術（非特許文献6）を適応して接続を維持する。

30

【 0 0 5 8 】

仮想TSVが、不能のルータが縦接続を維持することを助けることができるが、仮想TSVが実行されない2つの状況がある：

(a) 四つの健全なTSVクラスタがある。(b) 候補のTSVがより大きい優先度のルータが定期的に占有される。

【 0 0 5 9 】

これらのケースを解決するために、連続技術（非特許文献16）が使用され、接続が維持される。連続技術のため、ルータは少なくとも一つのTSVクラスタを必要とし、接続を維持する。一つの可能なクラスタがあると、1：4連続が用いられ、二つの可能なクラスタがあると、1：2連続が確立される。上方向及び下方向のクラスタ出力がレジスタに格納され、連続モジュールが残りのクラスタ上にフリッツを送信する。

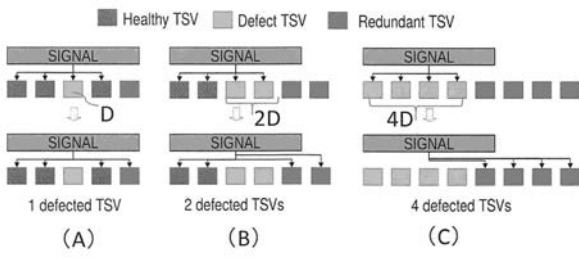
40

【 0 0 6 0 】

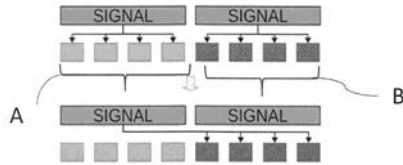
図8は、クラスタTSV誤り耐容技術のフローチャートを示す図である。システムは、重みとTSVクラスタを初期化する。新規の欠陥が検出されると（ステップS10）、システムは、共用アルゴリズムを動作する（ステップS11）。ネットワークが安定化され、共用/借りがなくなると（ステップS12）、システムはTSV共用アルゴリズムを最適化し（ステップS13）、最適化が完了する。その後、システムは終了し、その構成をCRレジスタに格納する（ステップS14）。CRレジスタ（図5参照）の値に基づいて、ルータは特定の共用、仮想あるいは連続化方法を実行できる。

50

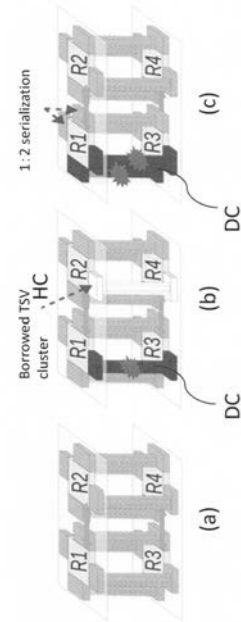
【 図 1 】



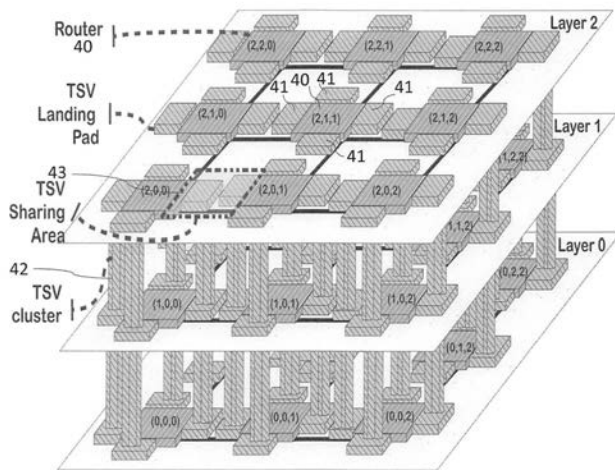
【 図 2 】



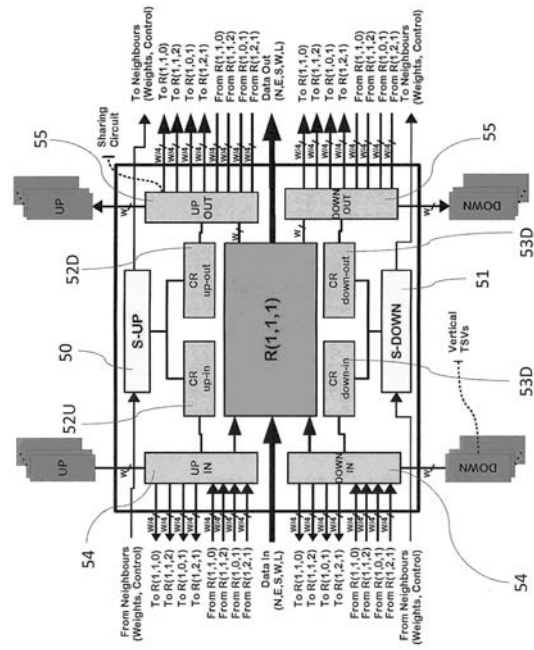
【 図 3 】



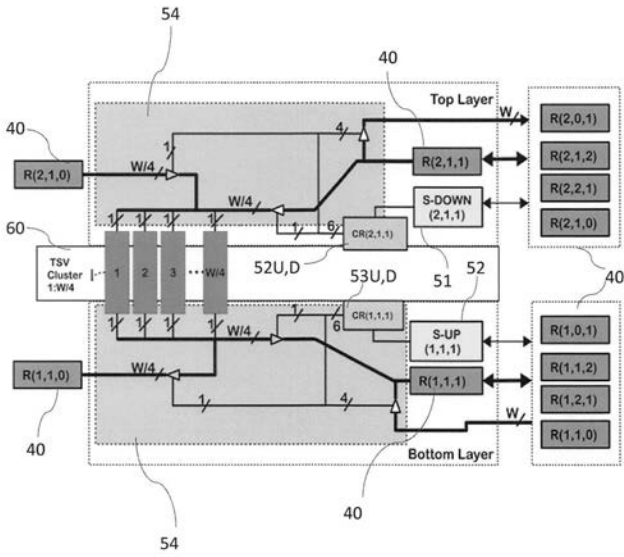
【 図 4 】



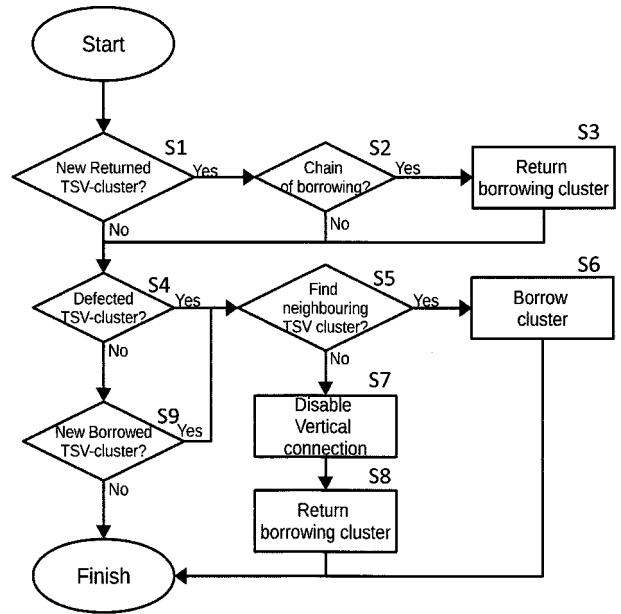
【 図 5 】



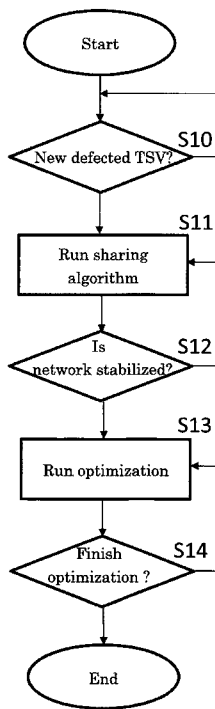
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

(72)発明者 ダン ナム カイン

福島県会津若松市一箕町大字鶴賀字上居合90番地 公立大学法人会津大学内

(72)発明者 久田 雅之

福島県会津若松市インター西53番地 株式会社会津ラボ内

Fターム(参考) 5K030 GA11 HA08 HD03 LB05 MA07 MB01 MD02

【外国語明細書】

2019092020000001.pdf